

عنوان مقاله:

طراحی مدولاتور دلتا-سیگمای زمان-گسسته کاسکید شده ۱-۱بر پایه کوانتایزر ردیاب

محل انتشار:

نخستین کنفرانس سراسری پژوهشهای کاربردی در مهندسی برق (سال: ۱۳۹۹)

تعداد صفحات اصل مقاله: ۵

نویسندگان:

محسن قائم مقامی - گروه مهندسی برق، دانشکده فنی، دانشگاه گیلان، رشت، ایران

شهباز ریحانی - گروه مهندسی برق، دانشکده فنی، دانشگاه گیلان، رشت، ایران

خلاصه مقاله:

در این مقاله یک مدولاتور چند بیتی دلتا-سیگما مبتنی بر کوانتایزر ردیاب ارائه شده است. کوانتایزر ۴ بیتی پیشنهادی از یک مقایسه کننده، یک مبدل دیجیتال به آنالوگ (DAC) و مدار کنترل دیجیتالی برای پیشبینی خروجی انتگرال گیر در یک پالس ساعت استفاده میکند. چنین روشی نیاز به یک کوانتایزر فلاش در مدولاتورهای دلتا-سیگمای چند بیتی را برطرف می کند. با کاهش تعداد مقایسه گر مصرف توان مدولاتور کاهش می یابد ضمن آنکه نیازی به استفاده از پالس ساعت جداگانه همانگونه که در کوانتایزرهای تقریب متوالی بکار رفته، نخواهد بود. همچنین، به منظور مطالعه عملکرد ساختار پیشنهادی، یک مدولاتور دلتا-سیگما زمان-گسسته کاسکید شده ۱-۱ در سطح ترانزیستوری در فناوری ۱۸۰ CMOS نانومتری طراحی و شبیه سازی شده است. نتیجه شبیه سازی نشان میدهد که مدولاتور دلتا-سیگمای پیشنهادی دارای نسبت سیگنال به نویز و اعوجاج (SNDNR) ۴/۶۶ دسیبل در پهنای باند ۵۰۰ کیلوهرتز است. نسبت فرامونه برداری (OSR) و توان مصرفی مدولاتور دلتا-سیگمای پیشنهادی به ترتیب ۳۲ و ۱/۲ میلی وات است.

کلمات کلیدی:

مبدل آنالوگ به دیجیتال، مبدل دیجیتال به آنالوگ، مدولاتور دلتا-سیگما، کوانتایزر چند بیتی، کوانتایزر ردیاب

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/1641941>

