

عنوان مقاله:

برآورد حجم سخت افزار مورد نیاز برای پیاده سازی معماری سوپراسکالر مبتنی بر کار

محل انتشار:

کنفرانس بین المللی تحقیقات بنیادین در مهندسی برق (سال: 1396)

تعداد صفحات اصل مقاله: 11

نویسندگان:

فهیمة یزدان پناه - استادیار، گروه مهندسی کامپیوتر، دانشکده فنی و مهندسی، دانشگاه شهید باهنر کرمان، ایران

محمد علایی - استادیار، گروه مهندسی کامپیوتر، دانشکده فنی و مهندسی، دانشگاه شهید باهنر کرمان، ایران

فاطمه علیرضازاده - دانشجوی کارشناسی ارشد، مهندسی نرم افزار کامپیوتر، موسسه آموزش عالی غیرانتفاعی بعثت، کرمان، ایران

خلاصه مقاله:

در این مقاله، حجم سخت افزار مورد نیاز برای پیاده سازی سخت افزاری معماری سوپراسکالر مبتنی بر کار به عنوان یک واحد زمانبندی کارها ارزیابی و برآورد شده است. این برآورد بر اساس نتایج سنتز توصیف VHDL ماژولهای این معماری می باشد. سوپراسکالر مبتنی بر کار یک جایگزین سخت افزاری برای کتابخانه حین اجرا مدل برنامه نویسی موازی امپس، نانوس می باشد. هدف از طراحی پیاده سازی سوپراسکالر مبتنی بر کار حل مشکلات نانوس و حذف سربار اجرای نرم افزاری برای زمانبندی و مدیریت کارها خیلی کوچکی است که خیلی سریع و با فاصله کوتاهی از هم تولید و صادر می شوند. در راستای پیاده سازی سخت افزاری سوپراسکالر مبتنی بر کار با VHDL ساده سازی ها و بهبودهایی صورت گرفته است که حجم سخت افزار استفاده شده را کاهش می دهد، در حالی که سرعت اجرای آن را افزایش می دهد.

کلمات کلیدی:

سوپراسکالر مبتنی بر کار، زمانبندی کارها، اصل جریان داده، مدل برنامه نویسی موازی امپس، نانوس

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/672845>

